

日本国特許庁
JAPAN PATENT OFFICE

#4 234
priority doc
D/AUG/01 US
2-14-02
6872 U.S. PTO
09/986096
11/07/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年11月 9日

出願番号

Application Number:

特願2000-342686

出願人

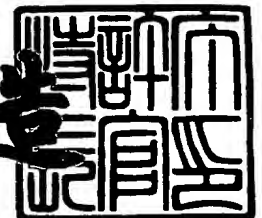
Applicant(s):

日本電気株式会社

2001年 8月31日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3080271

【書類名】 特許願

【整理番号】 47500400

【提出日】 平成12年11月 9日

【あて先】 特許庁長官 殿

【国際特許分類】 H03H 9/25
H03H 9/64

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 高橋 義弘

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 津田 忠秋

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 山本 泰司

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 川原 浩

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100103090

【弁理士】

【氏名又は名称】 岩壁 冬樹

【電話番号】 03-3811-3561

【手数料の表示】

【予納台帳番号】 050496

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715825

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 弾性表面波フィルタ装置および弾性表面波フィルタを収容するためのパッケージ

【特許請求の範囲】

【請求項 1】 圧電材料のチップ基板上に複数の櫛形電極パターンが形成され、プラスチック製のパッケージに収容された弾性表面波フィルタ装置において、前記複数の櫛形電極パターンの間の放電を防止する放電防止手段として、各櫛形電極パターンの電位を共通にするための電位共通化手段、分極によって前記チップ基板上に生じた電荷を中和させるための電荷中和手段、または分極によって前記チップ基板上に生じた電荷を退避させる電荷退避手段がチップ基板上に設けられている

ことを特徴とする弾性表面波フィルタ装置。

【請求項 2】 放電防止手段は、チップ基板と櫛形電極パターンとの間に設けられ、チップ基板の表面を覆う高抵抗薄膜で実現される請求項 1 記載の弾性表面波フィルタ装置。

【請求項 3】 放電防止手段は、全ての櫛形電極パターンの上に被覆された高抵抗薄膜で実現される請求項 1 記載の弾性表面波フィルタ装置。

【請求項 4】 放電防止手段は、チップ基板の裏面に被覆された導電性材料による膜で実現される請求項 1 記載の弾性表面波フィルタ装置。

【請求項 5】 チップ基板の裏面に被覆された導電性材料による膜と櫛形電極パターンとを電氣的に接続する導電性材料をさらに含む請求項 4 記載の弾性表面波フィルタ装置。

【請求項 6】 放電防止手段は、チップ基板の表面側の周囲部分に設けられている導電性材料の膜で実現される請求項 1 記載の弾性表面波フィルタ装置。

【請求項 7】 放電防止手段は、チップ基板の表面側の周囲部分を囲むように設けられている高抵抗パターン、および各櫛形電極パターンと前記高抵抗パターンとを接続するパターンとで実現される請求項 1 記載の弾性表面波フィルタ装置。

【請求項 8】 圧電材料のチップ基板上に複数の櫛形電極パターンが形成され

、プラスチック製のパッケージに収容された弾性表面波フィルタ装置において、前記複数の櫛形電極パターンの中の放電を防止する放電防止手段として、櫛形電極パターンの一部が延伸されて形成された第 1 のパターンと、第 1 のパターンに対して間隙を挟んで形成されている第 2 のパターンと、第 2 のパターンに接続されるダミー電極パターンとがチップ基板の表面に設けられている

ことを特徴とする弾性表面波フィルタ装置。

【請求項 9】 圧電材料のチップ基板上に複数の櫛形電極パターンが形成され、プラスチック製のパッケージに収容された弾性表面波フィルタ装置において、前記複数の櫛形電極パターンの中の放電を防止する放電防止手段は、各櫛形電極パターンにおける、対になる櫛形電極パターンに対向する部分を非尖鋭形状にすることによって実現されている

ことを特徴とする弾性表面波フィルタ装置。

【請求項 1 0】 内部に弾性表面波フィルタを収容するためのパッケージであって、

パッケージの外部に延びるとともに、パッケージの内部に延伸して板状部分を形成する金属製の端子を含む

ことを特徴とする弾性表面波フィルタを収容するためのパッケージ。

【請求項 1 1】 パッケージの外部に延びるとともにパッケージの内部に延伸して板状部分を形成する金属製の端子を含むプラスチック製のパッケージにおける前記板状部分にチップ基板の裏面が接触するように収容された請求項 1 から請求項 9 のうちのいずれか 1 項に記載された弾性表面波フィルタを含む弾性表面波フィルタ装置。

【請求項 1 2】 チップ基板の裏面が導電性接着剤によってパッケージに固着されている請求項 1 1 記載の弾性表面波フィルタ装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、光通信機器や移動体無線通信機器において用いられる弾性表面波フィルタ装置、および弾性表面波フィルタを収容するためのパッケージに関する。

【 0 0 0 2 】

【従来の技術】

弾性表面波フィルタ（以下、SAW（Surface Acoustic Wave）フィルタという。）は、小型、高安定、高精度、高信頼度、無調整等の特徴があり、光通信機器や移動体通信機器において、高周波信号を制御する機能素子として広く用いられている。例えば、周波数選択素子、フィルタ素子、共振器、遅延素子などの機能素子として使用されている。

【 0 0 0 3 】

SAWフィルタでは、基材表面を伝搬する弾性表面波を介して電氣的な高周波信号を制御するので、基材として、一般に、水晶、LBO、リチウムタンタレート（ LiTaO_3 ）またはリチウムナイオベート（ LiNbO_3 ）等の圧電性材料が用いられる。以下、圧電性材料による基材をチップ基板という。そして、図12に示すように、チップ基板10上に、例えば薄膜形成技術およびフォトリソグラフィ技術を用いて複数の櫛形電極パターン（Interdigital Transducer : IDT）11, 12, 13, 14が形成される。

【 0 0 0 4 】

SAWフィルタでは、1対の櫛形電極パターン、または弾性表面波の進行方向に配された数対の櫛形電極パターンが設置されるのであるが、図12には、2対の櫛形電極パターンが配置された例が示されている。SAWフィルタは、櫛形電極パターン11, 12, 13, 14が設けられている領域である表面波伝搬路において、電氣的な高周波信号を弾性表面波に変換したり弾性表面波を電氣的な高周波信号に変換したりすることによって、櫛形電極パターン11, 12, 13, 14の線幅に依存した周波数を選択することができる。

【 0 0 0 5 】

SAWフィルタは一般にパッケージに収容された状態で使用される。以下、パッケージに収容された状態のSAWフィルタをSAWフィルタ装置という。そして、櫛形電極パターン11, 12, 13, 14は、SAWフィルタを収容するパッケージに設けられる入力信号電極端子または出力信号電極端子に、ボンディングワイヤ等で接続される。図12に示すSAWフィルタでは、例えば、櫛形電極

パターン 1 1 が入力信号電極となって入力信号電極端子に接続され、櫛形電極パターン 1 4 が出力信号電極となって出力信号電極端子に接続される。また、櫛形電極パターン 1 2, 1 3 が接地電極となって接地電極端子に接続される。

【0 0 0 6】

圧電性材料は焦電性を有するので、SAWフィルタ装置をプリント配線板等を実装する場合にリフローによるはんだ付けが行われるときや熱衝撃試験が実施されるとき等の周囲環境において急激な温度変化があるときには、分極を生じて、チップ基板 1 0 の表面に電荷が発生することがある。チップ基板 1 0 の表面において電荷が発生すると、電荷によって櫛形電極パターンに電界が発生する。電荷が最も集中する部分の電界が絶縁破壊レベルに達すると、櫛形電極パターン間で放電が生ずる。そして、最悪の場合には、放電によってパターン破壊を招く。

【0 0 0 7】

櫛形電極パターン間の放電を防止するために、図 1 3 に示すように、SAWフィルタを収容するパッケージとしてセラミックを材質とするパッケージ 9 1 が用いられ、さらに、パッケージ内部の底面に、めっきや蒸着によって金属膜 9 2 が形成される。すなわち、SAWフィルタ 1 0 0 をパッケージに収容したときに、SAWフィルタ 1 0 0 のチップ基板の裏面と金属膜 9 2 とが接触するようなセラミック製のパッケージ 9 1 が用いられている。そして、SAWフィルタの接地電極と金属膜 9 2 とが接続される。そのようなパッケージを用いれば、分極が生じて電荷が発生しても、発生した電荷が金属膜 9 2 に逃がされて、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊が防止される。

【0 0 0 8】

【発明が解決しようとする課題】

SAWフィルタのコストを低減させるために、プラスチック製のパッケージが用いられることがある。ところが、プラスチック製のパッケージに対して、めっきや蒸着によって金属膜を形成することは難しい。すなわち、分極によって生じて電荷を逃がすための手段をパッケージに設けることが難しい。従って、図 1 4 に示すように、プラスチック製のパッケージ 7 と SAWフィルタ 1 0 0 との間に金属膜が存在しない状態で、SAWフィルタをパッケージングせざるを得ない。

その結果、プラスチック製のパッケージ7を使用できるようにするために、SAWフィルタ100のチップ基板自体の構造を、分極が生じないような構造にしたり分極によって生じた電荷を逃がしたりする構造にすることが重要になっている。

【0009】

そこで、本発明は、プラスチック製のパッケージに收容されたSAWフィルタ装置であって、特にSAWフィルタ装置の基板への実装時や試験時等において、分極でチップ基板に生ずる電荷による櫛形電極パターンの破壊を防止できる構造のSAWフィルタ装置を提供することを目的とする。また、SAWフィルタを收容するためのパッケージであって、プラスチック製でも、分極によって生じた電荷を逃がすことが可能になる構造のパッケージを提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明によるSAWフィルタ装置は、プラスチック製のパッケージに收容されるSAWフィルタ装置であって、複数の櫛形電極パターンの間の放電を防止する放電防止手段として、各櫛形電極パターンの電位を共通にするための電位共通化手段、分極によって前記チップ基板に生じた電荷を中和させるための電荷中和手段、または分極によって前記チップ基板に生じた電荷を退避させる電荷退避手段が設けられていることを特徴とする。

【0011】

放電防止手段がチップ基板に設けられている場合には、パッケージ側で何らの対策を施すことなく、SAWフィルタの基板への実装時や試験時等において、分極によって発生した電荷を中和したり逃がしたりすることができるので、SAWフィルタをプラスチック製のパッケージに收容することが可能になる。すなわち、プラスチック製のパッケージを使用しても、分極で生ずる電荷によって櫛形電極パターンが破壊されることが防止される。

【0012】

本発明によるSAWフィルタを收容するためのパッケージは、パッケージの外部に延びるとともに、パッケージの内部に延伸して板状部分を形成する金属製の

端子を含むことを特徴とする。よって、チップ基板の裏面が金属製の板状部分に接するように、パッケージにSAWフィルタを収容することができる。従って、分極によって生ずる電荷が、SAWフィルタのチップ基板の表面側に集中することなく中和される。よって、櫛形電極パターンにおける特定の箇所に電荷が集中してしまうような事態を避けることができる。その結果、櫛形電極パターン間の放電が防止される。

【0013】

本発明による好ましい形態のSAWフィルタ装置は、放電防止手段がチップ基板に設けられているSAWフィルタが、上記のパッケージに収容されているものである。よって、SAWフィルタ装置の内部においてチップ基板の裏面が金属製の板状部分に接しているので、分極が生じたとしても、分極によって生じた電荷がSAWフィルタのチップ基板の表面側に集中することなく中和される。

【0014】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。

【0015】

実施の形態1.

図1(A)は、本発明によるSAWフィルタの第1の実施の形態を示す平面図であり、図1(B)はB-B断面を示す断面図である。第1の実施の形態のSAWフィルタでは、リチウムタンタレート(LiTaO_3)やリチウムナイオベート(LiNbO_3)等の圧電性材料のチップ基板1上にAl(アルミニウム)薄膜やAl合金薄膜等で櫛形電極パターン11, 12, 13, 14が形成されているが、さらに、チップ基板1と櫛形電極パターン11, 12, 13, 14との間に、電氣的に高抵抗値を示す高抵抗薄膜2が形成されている。

【0016】

櫛形電極パターン11, 12, 13, 14は、SAWフィルタを収容するパッケージに設けられる入力信号電極端子、出力信号電極端子および接地電極端子に、ボンディングワイヤ(図示せず)等で接続される。図1に示すSAWフィルタでは、例えば、櫛形電極パターン13が入力信号電極となって入力信号電極端子

に接続され、櫛形電極パターン 1 2 が出力信号電極となって出力信号電極端子に接続される。また、櫛形電極パターン 1 1, 1 4 が接地電極となって接地電極端子に接続される。

【 0 0 1 7 】

高抵抗薄膜 2 として、Ti (チタン) や Si (シリコン) 等の $M\Omega$ オーダ以上の高い抵抗率の材料が用いられる。高抵抗薄膜 2 として SiO_2 を採用してもよい。また、高抵抗薄膜 2 の厚さは、数 100 Å のオーダ ($10^{-2} \mu m$ オーダ) である。

【 0 0 1 8 】

高抵抗薄膜 2 は、蒸着やスパッタリングによって、チップ基板 1 上に形成される。さらに、スパッタリング等によって Al 等の電極パターン材料が成膜される。次いで、レジストがコーティングされた後、露光装置等でパターンニングが行われ、その後、不要部分のレジストが除去された後、エッチングによって櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が形成される。あるいは、チップ基板 1 上に高抵抗薄膜 2 が形成された後、所定のレジストを行ってから Al 等の電極パターン材料を形成するようにしてもよい。以上のような工程によって、図 1 に示す SAW フィルタを得ることができる。

【 0 0 1 9 】

図 1 に示す SAW フィルタにおいて、高抵抗薄膜 2 は全ての櫛形電極パターン 1 1, 1 2, 1 3, 1 4 に接している。よって、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 を同電位にすることができる。上述したように、SAW フィルタを収容したパッケージを通信機器等に組み付ける際のリフローはんだ付け時や SAW フィルタに対する熱衝撃試験時に、SAW フィルタにおいて、焦電効果による分極が生じ電荷が発生する可能性がある。分極によって電荷が発生しても、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が同電位になっているので、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電を防止することができ、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊が防止される。

【 0 0 2 0 】

また、高抵抗薄膜 2 は、圧電性材料によるチップ基板 1 の表面に形成されてい

る。すると、分極によって生ずる電荷が中和される。その結果、櫛形電極パターン 11, 12, 13, 14 における特定の箇所に電荷が集中してしまうような事態を避けることができる。このことから、櫛形電極パターン 11, 12, 13, 14 間の放電が防止される。すなわち、高抵抗薄膜 2 をチップ基板 1 と櫛形電極パターン 11, 12, 13, 14 との間に形成することによって、櫛形電極パターン 11, 12, 13, 14 を同電位にし、さらに、電荷の中和作用を発揮させることによって、分極によって生ずる電荷に起因する櫛形電極パターン 11, 12, 13, 14 の破壊をより確実に防止することができる。

【 0 0 2 1 】

従って、図 1 に示す構造の SAW フィルタをプラスチック製のパッケージに収容した場合に、パッケージ側で何らの対策を施すことなく、チップ基板 10 の焦電効果に起因する櫛形電極パターン 11, 12, 13, 14 の破壊を防止することができる。すなわち、図 1 に示す構造は、SAW フィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、高抵抗薄膜 2 は非常に薄いので、弾性表面波に与える影響は無視できる程度である。

【 0 0 2 2 】

実施の形態 2.

図 2 (A) は、本発明による SAW フィルタの第 2 の実施の形態を示す平面図であり、図 2 (B) は B-B 断面を示す断面図である。第 2 の実施の形態の SAW フィルタでは、圧電性材料のチップ基板 1 上に櫛形電極パターン 11, 12, 13, 14 が形成されているが、さらに、全ての櫛形電極パターン 11, 12, 13, 14 を覆うように、電氣的に高抵抗値を示す高抵抗薄膜 2 が形成されている。高抵抗薄膜 2 の材質や厚さは、第 1 の実施の形態において用いられたものと同じものでよい。

【 0 0 2 3 】

例えば、スパッタリング技術やフォトリソグラフィ技術によって、チップ基板 1 上に櫛形電極パターン 11, 12, 13, 14 が形成された後、蒸着やスパッタリング等によってチップ基板 1 の裏面に高抵抗薄膜 2 が形成される。あるい

は、高抵抗薄膜 2 を形成してから、チップ基板 1 上に櫛形電極パターン 1 1, 1 2, 1 3, 1 4 を形成してもよい。

【0024】

図 2 に示す SAW フィルタでも、高抵抗薄膜 2 は全ての櫛形電極パターン 1 1, 1 2, 1 3, 1 4 に接している。よって、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 を同電位にすることができる。従って、リフローはんだ付けや熱衝撃試験等が行われるときに、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が同電位になっているので、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電を防止することができる。よって、図 2 に示す構造でも、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊が防止される。

【0025】

また、図 2 に示す構造の SAW フィルタにおいて、高抵抗薄膜 2 は、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が形成されていない部分において圧電性材料によるチップ基板 1 に接触している。すると、分極によって生ずる電荷の中和効果も期待できる。すなわち、この実施の形態でも、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 における特定の箇所に電荷が集中してしまうような事態を避けることができる。

【0026】

従って、図 2 に示す構造の SAW フィルタをプラスチック製のパッケージに收容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板 1 0 の焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。すなわち、図 2 に示す構造も、SAW フィルタを收容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、高抵抗薄膜 2 は非常に薄いので、弾性表面波に与える影響は無視できる程度である。

【0027】

実施の形態 3.

図 3 (A) は、本発明による SAW フィルタの第 3 の実施の形態を示す平面図であり、図 3 (B) は B - B 断面を示す断面図である。第 3 の実施の形態の SA

Wフィルタでは、圧電性材料のチップ基板1上に櫛形電極パターン11, 12, 13, 14が形成されているが、さらに、チップ基板1の裏面（櫛形電極パターン11, 12, 13, 14が形成されている面と反対の面）の全域に、導電性材料3が被覆される。導電性材料3は例えばAlやTiである。チップ基板1の裏面には電極パターンは形成されないで、導電性材料3としてAl等の金属を使用することができる。

【0028】

チップ基板1の裏面に導電性材料3による被覆膜が形成されている場合には、分極によって生ずる電荷が、チップ基板1の表面側に集中することなく中和されることが期待される。よって、櫛形電極パターン11, 12, 13, 14における特定の箇所に電荷が集中してしまうような事態を避けることができる。従って、櫛形電極パターン11, 12, 13, 14間の放電が防止される。

【0029】

図3に示す構造のSAWフィルタをプラスチック製のパッケージに収容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板10の焦電効果に起因する櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。すなわち、図3に示す構造も、SAWフィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。

【0030】

実施の形態4.

図4（A）は、本発明によるSAWフィルタの第4の実施の形態を示す平面図であり、図4（B）はB-B断面を示す断面図である。第4の実施の形態のSAWフィルタでは、圧電性材料のチップ基板1上に櫛形電極パターン11, 12, 13, 14が形成され、さらに、チップ基板1の裏面の全域にAl等の導電性材料3による被覆膜が被覆されるとともに、接地電極となる櫛形電極パターンとチップ基板1の裏面の金属膜とが導電性材料3で接続される。図4には、櫛形電極パターン14と金属膜とが導電性材料3で接続されている例が示されている。

【0031】

チップ基板1の裏面に導電性材料3による被覆膜が形成されて、さらに、櫛形

電極パターンと導電性の被覆膜とが導電性材料 3 で接続されている場合には、焦電効果にもとづく分極によって生ずる電荷の中和を期待できるとともに、分極によって生じた電荷を櫛形電極パターンを介して導電性の被覆膜に逃がすことができる。よって、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 における特定の箇所に電荷が集中してしまうような事態を、より効果的に避けることができる。従って、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電が、さらに効果的に防止される。

【 0 0 3 2 】

従って、図 4 に示す構造の SAW フィルタをプラスチック製のパッケージに収容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板 1 0 の焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。すなわち、図 4 に示す構造も、SAW フィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、図 4 に示す構造の SAW フィルタをセラミック製のパッケージに収容すれば、セラミック製のパッケージの底面に金属膜を形成する等の対策を講ずることなく、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。

【 0 0 3 3 】

実施の形態 5.

図 5 (A) は、本発明による SAW フィルタの第 5 の実施の形態を示す平面図であり、図 5 (B) は B - B 断面を示す断面図である。第 5 の実施の形態の SAW フィルタでは、圧電性材料のチップ基板 1 上に櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が形成され、さらに、チップ基板 1 の表面側の周囲部分が、金属等の導電性材料 3 の膜で覆われている。導電性材料 3 の膜は、SAW フィルタにおける表面波伝搬路の部分を覆うことはない。

【 0 0 3 4 】

チップ基板 1 の表面側の周囲部分に導電性材料 3 による膜が形成されている場合には、分極によって電荷が生じても、電荷は導電性の膜の側に逃げ、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の部分に集中することはない。すなわち、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 における特定の箇所に電荷が集中してしま

うような事態を避けることができ、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電が防止される。特定の箇所への電荷の集中を回避することができるので、導電性材料 3 による膜は、実質的に、チップ基板 1 において電荷を中和させる作用を果たしているといえる。

【 0 0 3 5 】

従って、図 5 示す構造の SAW フィルタをプラスチック製のパッケージに収容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板 1 0 の焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。すなわち、図 5 に示す構造も、SAW フィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、図 5 に示す構造の SAW フィルタをセラミック製のパッケージに収容すれば、セラミック製のパッケージの底面に金属膜を形成する等の対策を講ずることなく、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。

【 0 0 3 6 】

実施の形態 6.

図 6 (A) は、本発明による SAW フィルタの第 6 の実施の形態を示す平面図であり、図 6 (B) は B - B 断面を示す断面図である。第 6 の実施の形態の SAW フィルタでは、圧電性材料のチップ基板 1 上に櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が形成され、さらに、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 同士が Ti 等の高抵抗値を示す細いパターン 4 1 で接続されている。

【 0 0 3 7 】

図 6 に示す例では、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 同士を接続するために、チップ基板 1 の表面側の周囲部分に高抵抗値を示すパターン（高抵抗パターン）4 が形成されている。そして、各パターン 4 1 が高抵抗パターン 4 に接続されることによって、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 同士が接続される。高抵抗パターン 4 の材質はパターン 4 1 の材質と同じである。なお、高抵抗パターン 4 は、SAW フィルタにおける表面波伝搬路の部分を覆うことはない。また、パターン 4 1 の太さは、弾性表面波に影響を与えないような太さである。

【0038】

図6に示すSAWフィルタにおいて、櫛形電極パターン11, 12, 13, 14同士が接続されることによってそれらは同電位になるので、櫛形電極パターン11, 12, 13, 14間の放電を防止することができる。その結果、櫛形電極パターン11, 12, 13, 14の破壊が防止される。

【0039】

従って、図6示す構造のSAWフィルタをプラスチック製のパッケージに収容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板10の焦電効果に起因する櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。すなわち、図6に示す構造も、SAWフィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、図6に示す構造のSAWフィルタをセラミック製のパッケージに収容すれば、セラミック製のパッケージの底面に金属膜を形成する等の対策を講ずることなく、櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。

【0040】

実施の形態7.

図7は、本発明によるSAWフィルタの第7の実施の形態における一部分を示す平面図である。第7の実施の形態のSAWフィルタも、圧電性材料のチップ基板1上に櫛形電極パターン11, 12, 13, 14が形成されているものであるが、図7に示すように、チップ基板1の表面において、櫛形電極パターン12, 14の一部が延伸され、第1のパターンとしてのパターン51を形成している。なお、図7では、2つの櫛形電極パターンのうちの1対が図示されている。

【0041】

さらに、パターン51と同じ線幅の第2のパターンとしてのパターン52が、間隙53を挟んで形成されている。そして、ダミー電極パターン5が形成され、パターン52はダミー電極パターン5に接続されている。なお、間隙53の幅（パターン51, 52間の長さ）は、櫛形電極パターン11, 13と櫛形電極パターン12, 14との間の間隔よりも狭い。また、パターン51, 52の線幅は、櫛形電極パターン11, 12, 13, 14のパターン幅よりも狭い。

【 0 0 4 2 】

図 7 に示すように形成されている S A W フィルタでは、間隙 5 3 の幅が櫛型電極パターン 1 1, 1 3 と櫛形電極パターン 1 2, 1 4 との間の間隔よりも狭いので、チップ基板 1 に分極が生じて電荷が発生し放電が発生するような場合、間隙 5 3 において放電が生ずる。すなわち、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電を防止することができ、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。

【 0 0 4 3 】

従って、図 7 示す構造の S A W フィルタをプラスチック製のパッケージに収容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板 1 0 の焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。すなわち、図 7 に示す構造も、S A W フィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、図 7 に示す構造の S A W フィルタをセラミック製のパッケージに収容すれば、セラミック製のパッケージの底面に金属膜を形成する等の対策を講ずることなく、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。

【 0 0 4 4 】

間隙 5 3 において放電が生ずると電気的なノイズが発生するが、分極による電荷が発生するのはリフローはんだ付けや熱衝撃試験等が行われるときであり、S A W フィルタが実稼働しているときではない。よって、電気的なノイズが生じても問題になることはない。

【 0 0 4 5 】

実施の形態 8.

図 8 は、本発明による S A W フィルタの第 7 の実施の形態における一部分を示す平面図である。第 8 の実施の形態の S A W フィルタも、圧電性材料のチップ基板 1 上に櫛形電極パターン 1 1, 1 2, 1 3, 1 4 が形成されているものであるが、図 8 に示すように、各櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の先端や角が丸まった形状とされる。すなわち、各櫛形電極パターン 1 1, 1 2, 1 3, 1 4 において、対になる櫛形電極パターンに対向する部分 6 1, 6 2, 6 3, 6 4

が丸まった形状になっている。

【0046】

櫛形電極パターンに対向する部分 6 1, 6 2, 6 3, 6 4 が尖鋭にはなっていないので、チップ基板 1 に分極が生じ電荷が発生しても、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の間での放電が発生しにくくなる。すなわち、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電を防止することができ、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。

【0047】

従って、図 8 示す構造の SAW フィルタをプラスチック製のパッケージに収容した場合も、パッケージ側で何らの対策を施すことなく、チップ基板 1 0 の焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。すなわち、図 8 に示す構造も、SAW フィルタを収容するパッケージとしてプラスチック製のパッケージを用いた場合に特に有効である。なお、図 8 に示す構造の SAW フィルタをセラミック製のパッケージに収容すれば、セラミック製のパッケージの底面に金属膜を形成する等の対策を講ずることなく、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。

【0048】

上記の実施の形態 1 ～ 8 において採用された構造は、それぞれ、パッケージ側で何らの対策を施すことなく、チップ基板 1 0 の焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができるような構造である。しかし、実施の形態 1 ～ 8 において採用された構造のうちの 2 つまたは 3 つ以上の構造を組み合わせることもできる。複数の構造を組み合わせた場合には、焦電効果に起因する櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊をより確実に防止することができる。

【0049】

なお、実施の形態 1 ～ 5 において採用された構造では、実質的に電荷中和または電荷拡散の作用を果たす電荷中和手段が実現されている。また、実施の形態 1, 2 では電荷中和手段とともに電位共通化手段も実現され、実施の形態 4, 5 では電荷中和手段とともに電荷退避手段も実現されている。そして、実施の形態 6

において採用された構造では、電位共通化手段が実現されている。

【 0 0 5 0 】

実施の形態 9.

図 9 (A) は、SAW フィルタを収容するのに適したパッケージの一構成例を示す平面図、図 9 (B) は B-B 断面を示す断面図、図 9 (C) は C-C 断面を示す断面図である。なお、図 9 (C) には、パッド部と端子との接続関係を明示するために、C-C 断面には現れないパッド部 71a, 72a, 73a, 75a, 76a も示されている。パッケージ 7 は、プラスチックで一体形成されている。図 9 に示す例では、パッケージ 7 の平面形状は長方形であり、周囲部分が壁状になっている。また、中央部分には SAW フィルタを設置するための長方形の溝部 78 が形成される。

【 0 0 5 1 】

周囲部分に形成される壁状の部分（壁部）77 と中央部分の溝部 78 との間の柵状の部分 79 には、複数のパッド部 71a, 72a, 73a, 75a, 76a が形成されている。さらに、パッケージ 7 の内部から外部に延伸する金属製の端子 71, 72, 72, 74, 75, 76 が設けられている。端子 71, 72, 72, 74, 75, 76 のうちの端子 74 は、接地端子（GND 端子）として使用される。各パッド部 71a, 72a, 73a, 75a, 76a は、対応する端子 71, 72, 72, 75, 76 と一体形成されている。

【 0 0 5 2 】

GND 端子 74 は、パッケージ 7 の内部に延伸し、さらに、延伸した部分（縦方向延伸部分）から横方向に延びる部分（横方向延伸部分）を有する。GND 端子 74 の縦方向延伸部分および横方向延伸部分は、パッケージ 7 の内部の溝部 78 において露出している金属製の板状部分 80 を形成する。なお、図 9 に示す例では 1 つの GND 端子 74 が設けられているが、複数の GND 端子を設けてもよい。例えば、2 つの GND 端子が設けられる場合には、各 GND 端子が、溝部 78 において露出している板状部分 80 と一体化される。その場合には、溝部 78 において露出している板状部分 80 が 2 箇所支持されるので、板状部分 80 の姿勢が安定する。

【 0 0 5 3 】

図 1 0 は、図 9 に示すパッケージ 7 に S A W フィルタ 1 0 0 が収容された様子
を示す平面図である。パッケージ 7 に S A W フィルタ 1 0 0 を収容する場合には
、まず、チップ基板の裏面が板状部分 8 0 に接触するように、S A W フィルタ 1
0 0 をパッケージ 7 の溝部 7 8 に載置する。そして、櫛形電極パターン 1 1, 1
2, 1 3, 1 4 と所定のパッド部 7 1 a, 7 2 a, 7 5 a, 7 6 a との間を、ボ
ンディングワイヤ 7 1 b, 7 2 b, 7 5 b, 7 6 b で接続する。その後、パッケ
ージ 7 の上面をプラスチック等で塞ぐ。

【 0 0 5 4 】

図 9 に示すパッケージ 7 には、金属製の板状部分 8 0 が存在する。そして、板
状部分 8 0 は、G N D 端子 7 4 と一体化されている。よって、S A W フィルタ 1
0 0 がパッケージ 7 に収容されると、チップ基板の裏面に金属板が接する状態に
なる。すると、パッケージ 7 に S A W フィルタ 1 0 0 が収容された状態では、図
3 に示す第 3 の実施の形態の状態に類似した状態になる。従って、分極によって
生ずる電荷が、S A W フィルタ 1 0 0 のチップ基板の表面側に集中することなく
中和されることが期待される。よって、櫛形電極パターン 1 1, 1 2, 1 3, 1
4 における特定の箇所に電荷が集中してしまうような事態を避けることができる
。よって、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 間の放電が防止される。

【 0 0 5 5 】

また、例えば、パッケージ 7 の外（例えばプリント配線板上）で、G N D 端子
7 4 と導通をとることによって、G N D 端子 7 4 と接地電極となる櫛形電極パタ
ーンとを接続することも可能である。G N D 端子 7 4 と櫛形電極パターンとが接
続されている状態では、図 4 に示す第 4 の実施の形態の状態に類似した状態にな
る。その状態では、焦電効果にもとづく分極によって生ずる電荷の中和を期待で
きるとともに、分極によって生じた電荷を櫛形電極パターンを介してチップ基板
裏面に位置する金属板に逃がすことができる。よって、櫛形電極パターン 1 1,
1 2, 1 3, 1 4 における特定の箇所に電荷が集中してしまうような事態を、よ
り効果的に避けることができる。

【 0 0 5 6 】

つまり、この実施の形態のパッケージ 7 を使用すれば、分極によって生ずる電荷に対する対策を SAW フィルタ自体の側でとらなくても、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊を防止することができる。ただし、上記の実施の形態 1 ~ 8 に示されたような対策が施された SAW フィルタを図 9 に示すパッケージ 7 に収容すれば、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊をさらに確実に防止することができる。すなわち、実施の形態 1 ~ 8 による SAW フィルタが図 9 に示すパッケージ 7 に収容された SAW フィルタ装置は、櫛形電極パターン 1 1, 1 2, 1 3, 1 4 の破壊に対する耐性がより強くなる。

【0057】

なお、図 9 に示すパッケージ 7 では、金属製の板状部分 8 0 は、GND 端子 7 4 と一体化されている。よって、パッケージ 7 に端子 7 1 ~ 7 6 を形成する際に、「く」字型の金属板を GND 端子 7 4 として作り込むだけで、金属製の板状部分 8 0 が形成される。すなわち、端子 7 1 ~ 7 6 を形成すると同時に板状部分 8 0 が形成される。よって、パッケージ 7 を作成するための工程が複雑になることはない。従って、セラミック製のパッケージに図 9 に示す構造を採用することもできるが、その場合、パッケージ内部の底面にめっきや蒸着によって金属膜 9 2 を形成する場合に比べて製造工程を簡略化することができる。

【0058】

実施の形態 1 0.

さらに、図 9 に示すパッケージ 7 に SAW フィルタ 1 0 0 を収容するときに、図 1 1 に示すように、導電性接着剤 8 1 によって SAW フィルタ 1 0 0 をパッケージ 7 に固定するようにしてもよい。図 1 1 に示すように、金属製の板状部分 8 0 は SAW フィルタ 1 0 0 とパッケージ 7 との間に位置しているので、導電性接着剤 8 1 によって SAW フィルタ 1 0 0 がパッケージ 7 に固着されるときに、SAW フィルタ 1 0 0 と板状部分 8 0 との間の接続も強固になる。従って、SAW フィルタ 1 0 0 と金属製の板状部分 8 0 との間の電氣的導通をより確実にすることができる。

【0059】

以上に説明したように、実施の形態 1 ~ 8 では、SAW フィルタのチップ基板

1 自体の構造が分極によって生じた電荷を中和したり逃がしたりすることができる構造になっている。従って、そのようなSAWフィルタをプラスチック製のパッケージに収容した場合に、周囲環境において急激な温度変化があっても櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。換言すれば、実施の形態1～8による構造のSAWフィルタがプラスチック製のパッケージに収容されているSAWフィルタ装置では、周囲環境において急激な温度変化があっても櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。なお、実施の形態1～8に示された構造のチップ基板1をセラミック製のパッケージに収容することも可能である。

【0060】

また、実施の形態9, 10では、パッケージ7において、SAWフィルタが収容されるときにチップ基板の裏面が接触する金属板を、めっきや蒸着を用いることなく形成することができる。実施の形態9, 10に示されたパッケージ7を使用すれば、分極によって生ずる電荷に対する対策をSAWフィルタ自体の側でとらなくても、櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。つまり、実施の形態1～8に示された対策が施されていないようなSAWフィルタでも、パッケージ7に収容されることによって、周囲環境において急激な温度変化があっても櫛形電極パターン11, 12, 13, 14の破壊を防止することができる。

【0061】

【発明の効果】

本発明によれば、SAWフィルタ装置において、チップ基板自体に放電防止手段を備えた構造になっているので、何らの放電破壊対策も施されていないプラスチック製のパッケージを使用しても、特にSAWフィルタの基板への実装時や試験時等において、分極で生ずる電荷によって櫛形電極パターンが破壊されることが防止される。

【0062】

また、本発明によれば、SAWフィルタを収容するためのパッケージが、パッケージの外部に延びるとともにパッケージの内部に延伸して板状部分を形成する

金属製の端子を含む構造になっているので、チップ基板の裏面が金属製の板状部分に接するように、パッケージにSAWフィルタを収容することができる。その結果、分極によって生ずる電荷が、SAWフィルタのチップ基板の表面側に集中することなく中和される。

【0063】

さらに、本発明によれば、SAWフィルタ装置が、パッケージの外部に延びるとともにパッケージの内部に延伸して板状部分を形成する金属製の端子を含む構造のパッケージに、放電防止手段がチップ基板に設けられているSAWフィルタが収容されている構造にしたので、SAWフィルタ装置の内部においてチップ基板の裏面が金属製の板状部分に接しているため、分極が生じたとしても、分極によって生じた電荷がSAWフィルタのチップ基板の表面側に集中することなく中和される。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態を示す平面図および断面図である。

【図2】 本発明の第2の実施の形態を示す平面図および断面図である。

【図3】 本発明の第3の実施の形態を示す平面図および断面図である。

【図4】 本発明の第4の実施の形態を示す平面図および断面図である。

【図5】 本発明の第5の実施の形態を示す平面図および断面図である。

【図6】 本発明の第6の実施の形態を示す平面図および断面図である。

【図7】 本発明の第7の実施の形態を示す平面図である。

【図8】 本発明の第8の実施の形態を示す平面図である。

【図9】 SAWフィルタを収容するのに適したパッケージの一構成例を示す平面図および断面図である。

【図10】 パッケージにSAWフィルタが収容された様子を示す平面図である。

【図11】 導電性接着剤によってSAWフィルタを固着したパッケージを示す断面図である。

【図12】 2対の櫛形電極パターンが配置されたSAWフィルタを示す平面図である。

【図 1 3】 セラミック製のパッケージに SAW フィルタが収容された様子を
示す断面図である。

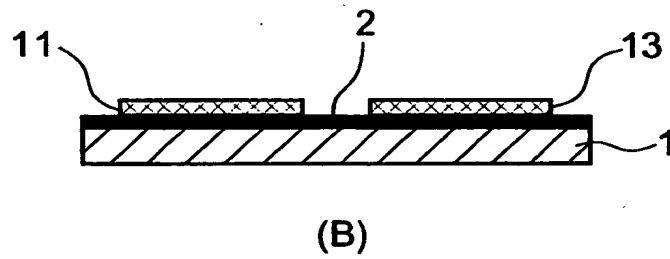
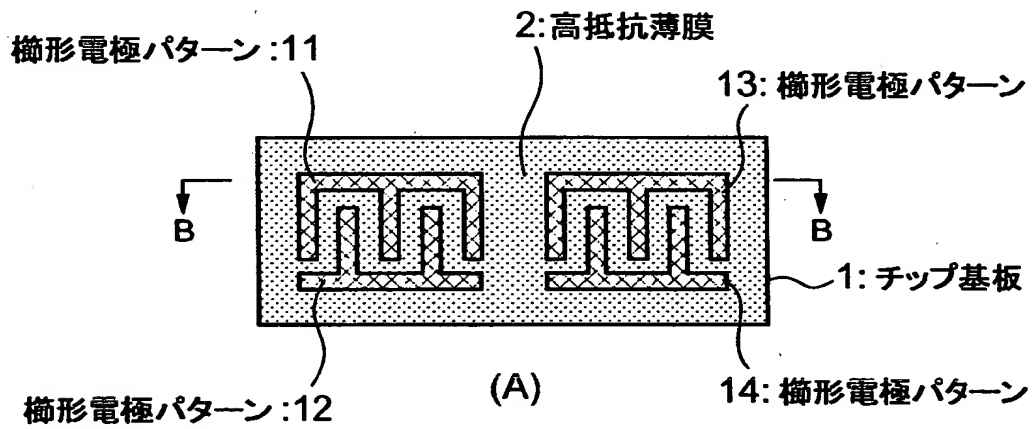
【図 1 4】 プラスチック製のパッケージに SAW フィルタが収容された様子
を示す断面図である。

【符号の説明】

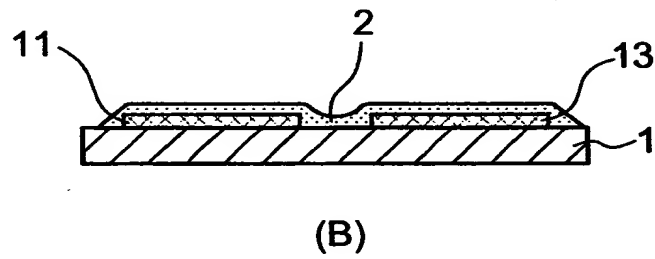
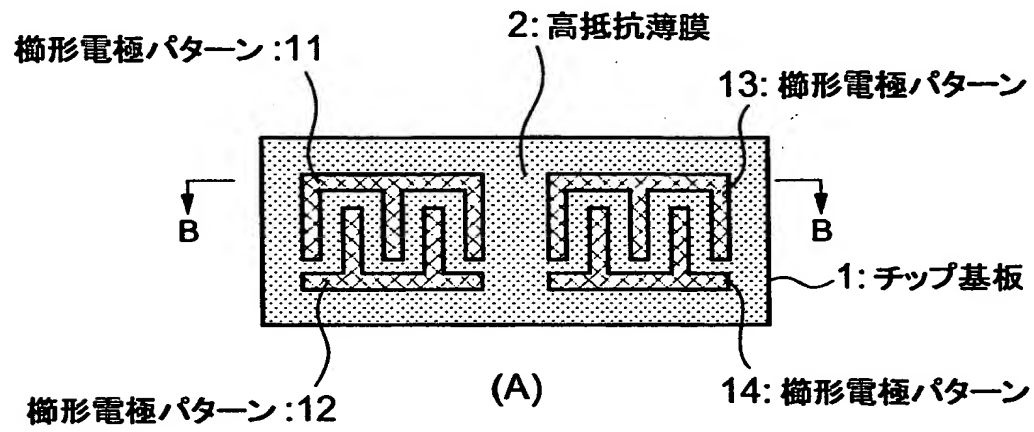
- 1 チップ基板
- 2 高抵抗薄膜
- 3 導電性材料
- 4 高抵抗パターン
- 5 ダミー電極パターン
- 5 1, 5 2 パターン
- 5 3 間隙
- 7 パッケージ
- 7 1, 7 2, 7 3, 7 4, 7 5, 7 6 端子
- 8 0 金属製の板状部分
- 8 1 導電性接着剤
- 1 1, 1 2, 1 3, 1 4 櫛形電極パターン

【書類名】 図面

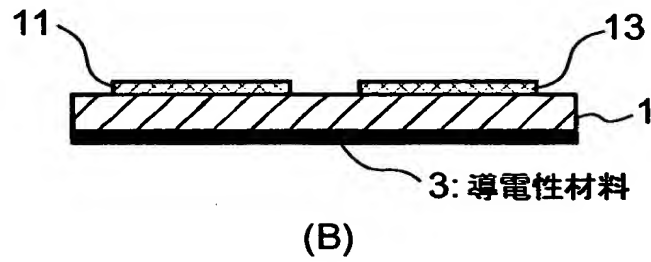
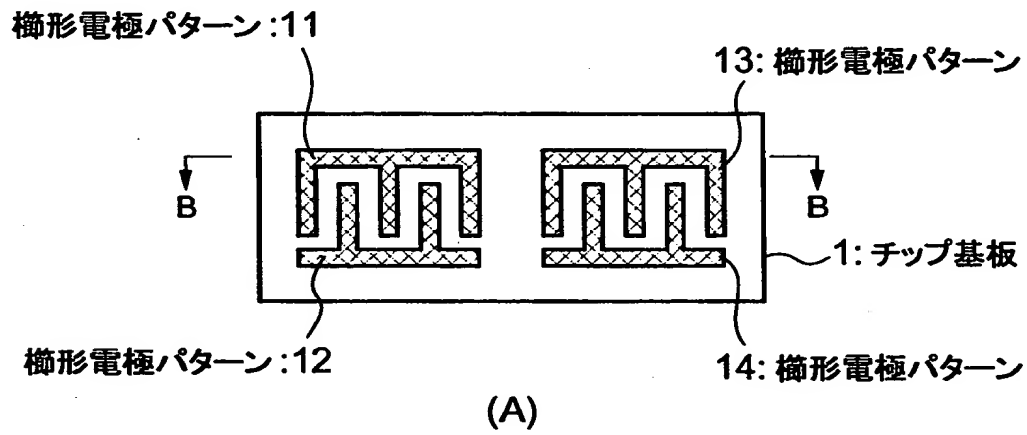
【図 1】



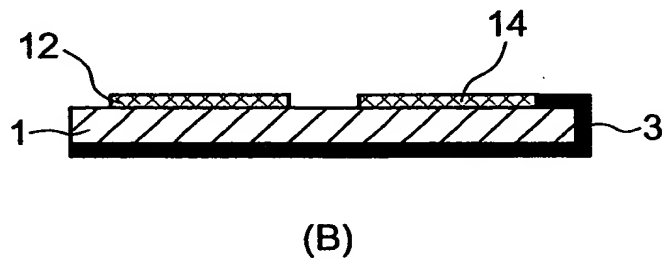
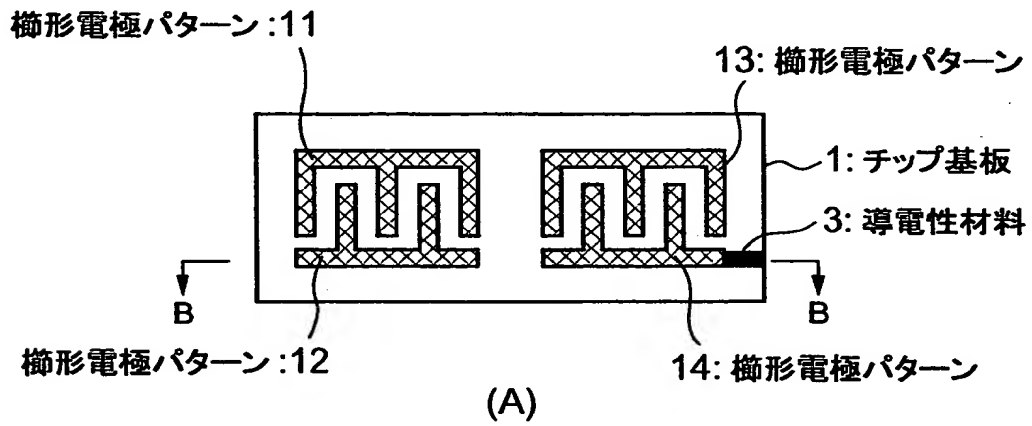
【図 2】



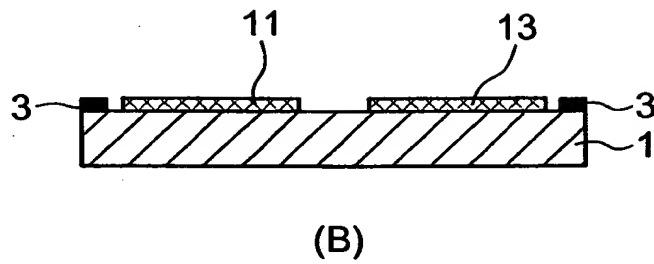
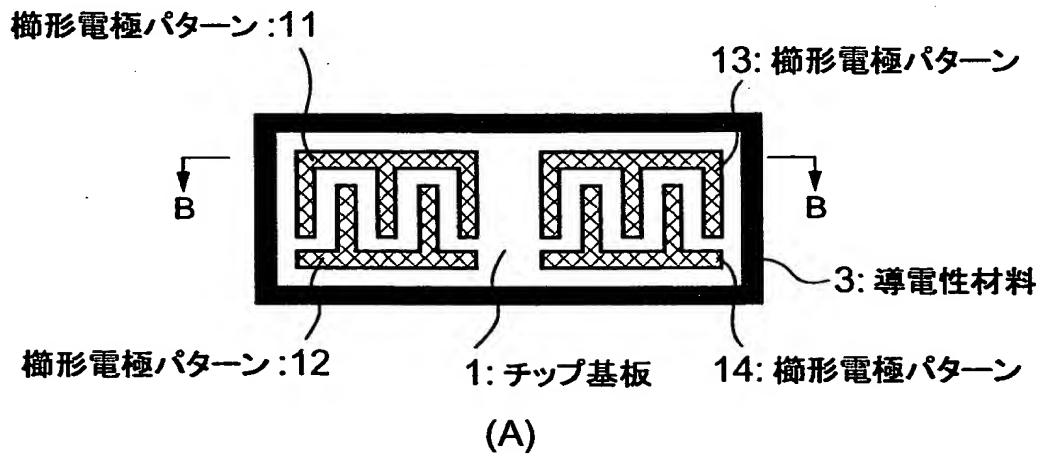
【図 3】



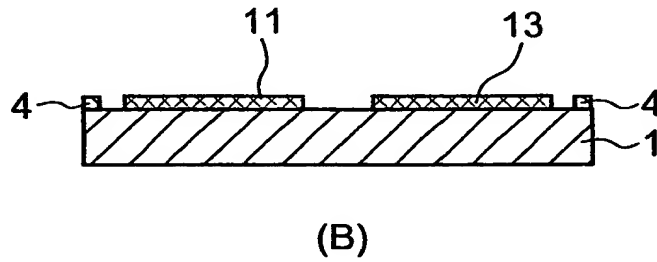
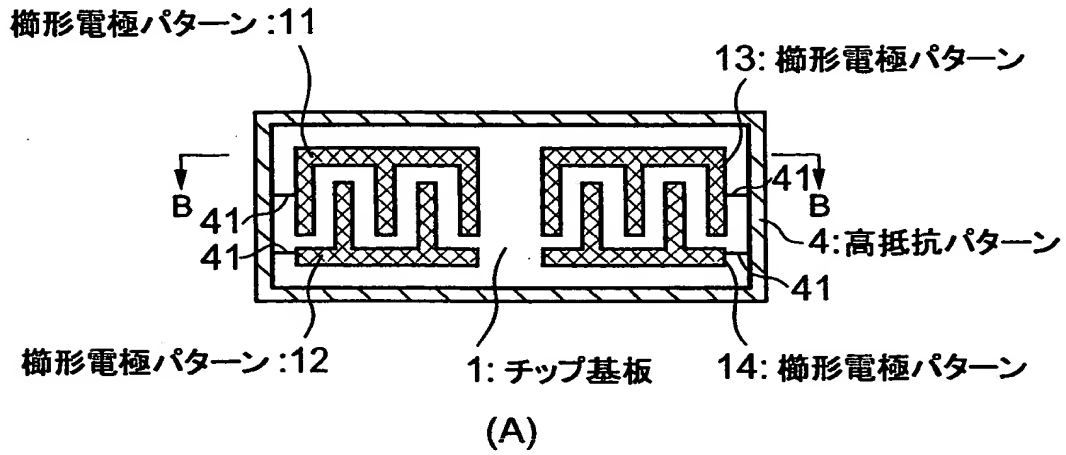
【図 4】



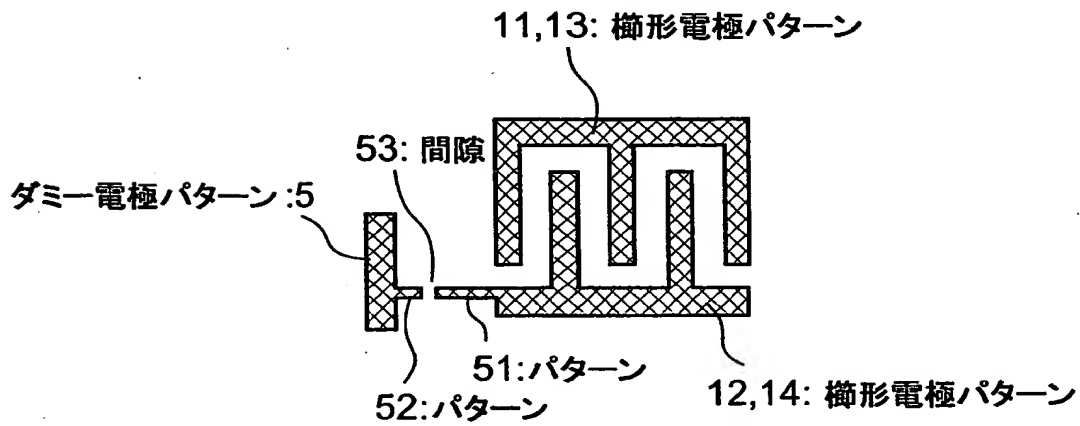
【図 5】



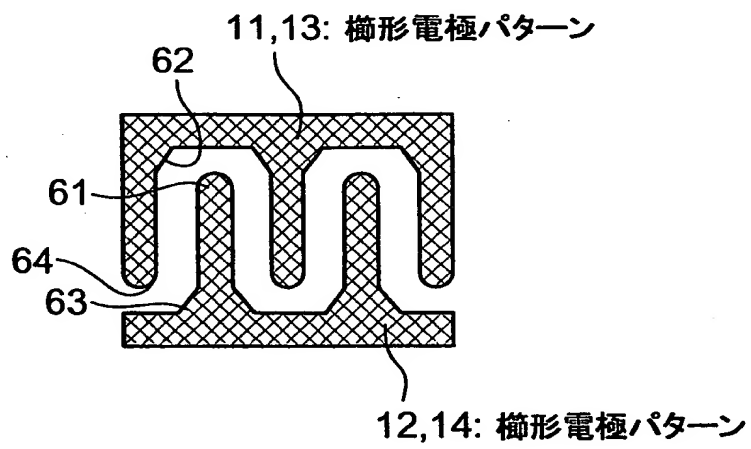
【図 6】



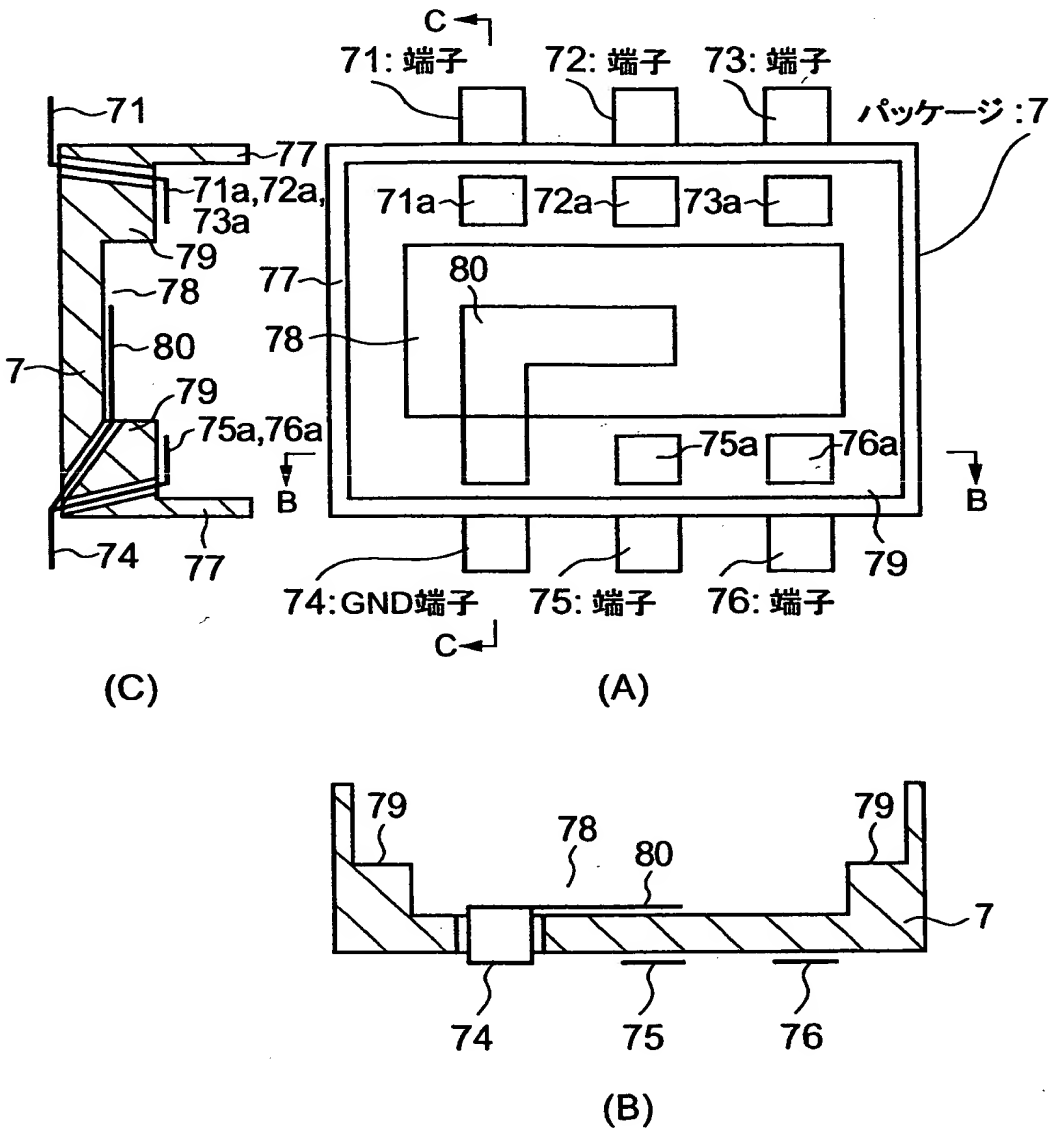
【図 7】



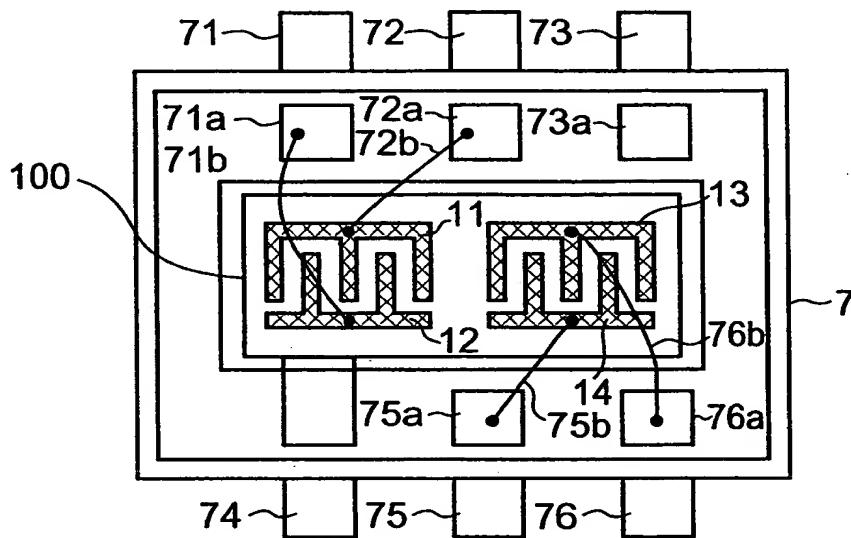
【図 8】



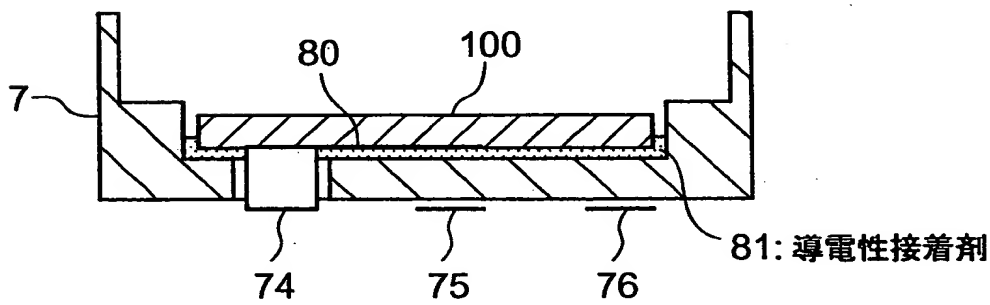
【図9】



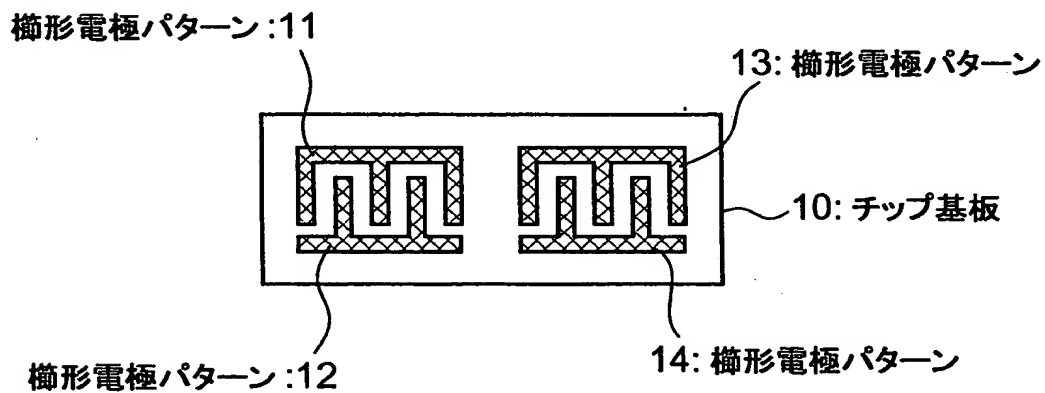
【図 1 0】



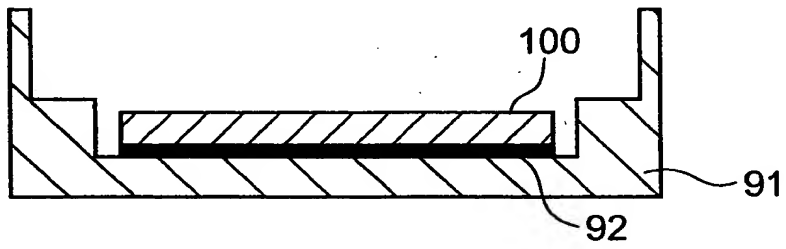
【図 1 1】



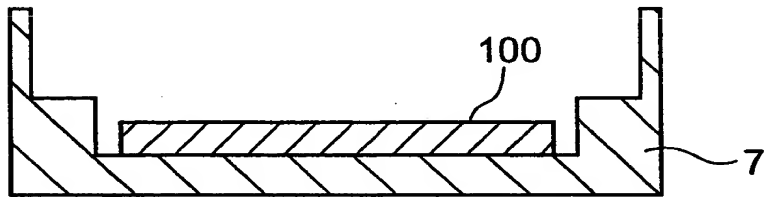
【図 1 2】



【図 1 3】



【図 1 4】



【書類名】 要約書

【要約】

【課題】 SAWフィルタの基板への実装時や試験時等において、分極でチップ基板に生ずる電荷による櫛形電極パターンの破壊を防止できる構造のSAWフィルタを提供する。

【解決手段】 GND端子74は、パッケージ7の内部に延伸し、さらに、延伸した部分（縦方向延伸部分）から横方向に延びる部分（横方向延伸部分）を有する。GND端子74の縦方向延伸部分および横方向延伸部分は、パッケージ7の内部の溝部78において露出している金属製の板状部分80を形成する。パッケージ7にSAWフィルタ100を収容する場合には、チップ基板の裏面が板状部分80に接触するように、SAWフィルタ100をパッケージ7の溝部78に載置する。

【選択図】 図9

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社